

استفاده از خازن منفی برای افزایش فرکانس در اسیلاتورهای حلقوی با بار مقاومتی

محمد فلاح^۱، محمد غلامی^۲، غلامرضا اردشیر^۳

^۱ دانشگاه صنعتی نوشیروانی بابل، Mohammadfallah@yahoo.com

^۲ دانشگاه صنعتی نوشیروانی بابل، mgh_elec@yahoo.com

^۳ دانشگاه صنعتی نوشیروانی بابل، G.Ardeshir@nit.ac.ir

چکیده - این مقاله برای افزایش فرکانس نوسان در اسیلاتورهای حلقوی روشی را پیشنهاد می کند که مبنای انتخاب آن از روابطی نشأت میگیرد که برای تعیین فرکانس نوسان این نوع از اسیلاتورها استفاده می شود، بطوریکه طبق روابط بدست آمده برای محاسبه فرکانس نوسان در اسیلاتورهای حلقوی، همواره با کاهش خازن های گره خروجی، فرکانس نوسان افزایش خواهد یافت. لذا در روش پیشنهادی، با استفاده از سلول های ایجاد کننده خازن منفی حتی زمانی که خازن گره خروجی فقط ناشی از خازنهای پیوندی ترانزیستورها باشد، می توان فرکانس را افزایش داد. کارایی این روش با شبیه سازی یک اسیلاتور حلقوی ۳ طبقه بررسی شده که طبقات بهره در آن، تقویت کننده های سورتس مشترکی اند که از ترانزیستورهای TSMC CMOS 0.18 um و مقاومت اهمی متصل به درین شکل گرفته اند. شبیه سازی این اسیلاتور حلقوی نوعی، افزایش ۹ برابری فرکانس نوسان را نشان داده است. این نتیجه حتی بهتر از حالتی است که از خازن منفی ایده آل در گره های خروجی اسیلاتور شبیه سازی شده در این مقاله استفاده شده است.

کلید واژه - اسیلاتور حلقوی، توان نرمالیزه، خازن منفی، سلول بهره

۱- مقدمه

راهکاری جهت غلبه بر این محدودیت ناشی از تکنولوژی ساخت ترانزیستورها ارائه می گردد. در حقیقت روشی که در این مقاله استفاده شده است، منجر به کم کردن اثر خازن های داخلی ترانزیستورها شده و می تواند فرکانس نوسان یک اسیلاتور حلقوی را چندین برابر بالا برد. برای غلبه بر مشکل محدودیت افزایش فرکانس، به علت حضور خازن های داخلی ترانزیستورها، از خازن های منفی به گونه ای استفاده می شود که منجر به کم شدن مقدار خازن معادل در خروجی های اسیلاتور حلقوی گردد. با کم شدن مقدار خازن معادل در گره های خروجی اسیلاتور حلقوی، در حقیقت می توان یک محدودیت مهم در افزایش فرکانس نوسان اسیلاتورهای حلقوی را از میان برداشت.

از آنجایی که فرکانس نوسان رابطه عکس با مقدار خازن دارد [۶]، با استفاده از این روش می توان فرکانس نوسان را افزایش داد. در حقیقت با روشی که در این مقاله بکار گرفته شده می توان بر محدودیت های تکنولوژی ساخت غلبه نمود.

بخشهای مختلف برای ارائه روش پیشنهادی در این مقاله به صورتی تنظیم شده است که در بخش ۲، مقدمه ای در مورد عملکرد اسیلاتورهای حلقوی ارائه خواهد شد. سپس در بخش ۳، در مورد ساختار خازن منفی استفاده شده در این مقاله

اسیلاتورهای حلقوی از بلوک های مهم در سیستم های مخابراتی به شمار می روند [۱]. بطوریکه به علت توان مصرفی کم، سطح اشغالی اندک و قابلیت تنظیم بالا، به طور گسترده ای در ساختار سنتزکننده های فرکانسی و مدارهای بازیابی کلاک و داده مورد استفاده قرار می گیرند [۲] و [۳]. نویز فاز، فرکانس نوسان و توان مصرفی عموماً از پارامترهای مهم در طراحی یک اسیلاتور به شمار می روند [۴] و [۵]. بطوریکه همواره بهبود و رفع محدودیت در دستیابی توأمان این مشخصه ها از جمله اهداف طراحان در طراحی اسیلاتورها بوده است. اسیلاتورهای حلقوی متشکل از مجموعه ای از مقاومت ها و ترانزیستورها می باشند، بنابراین به علت حضور مقاومت و خازن های داخلی ترانزیستورها، یکی از محدودیت هایی که همواره در این گونه از ساختارها وجود دارد، فرکانس نوسان آنهاست.

بنابراین یکی از چالش های مهم در طراحی اسیلاتورهای حلقوی، بالا بردن فرکانس نوسان در آنهاست، بطوریکه حضور خازن های داخلی ترانزیستورهاست که محدودیت مهمی در مقابل افزایش فرکانس نوسان وجود می آورد. در این مقاله

محاسبه می کند:

$$t_d = C_L \cdot \frac{V_{SW}}{I_{SS}} \quad (2)$$

که در آن C_L ، V_{SW} و I_{SS} به ترتیب ظرفیت خازنی متصل به گره های خروجی هر طبقه اسیلاتور، سوئیچینگ ولتاژ در گره خروجی و جریان دنباله اسیلاتور می باشند. بنابراین در این حالت فرکانس نوسان برابر خواهد بود با:

$$f_{osc} = \frac{I_{SS}}{2N \cdot C_L \cdot V_{SW}} \quad (3)$$

در مقاله [۷] که سلول تاخیر با یک مدار RC مدل شده است، مقدار تاخیر هر سلول از رابطه $R_L \cdot C_L \cdot \ln 2$ بدست می آید که با توجه به این رابطه، فرکانس نوسان اسیلاتور حلقوی در اینحالت برابر خواهد بود با:

$$f_{osc} = \frac{1}{2N \cdot R_L \cdot C_L \cdot \ln 2} \quad (4)$$

همچنین در مرجع [۸] نیز رابطه فرکانس خروجی به صورت زیر محاسبه شده است:

$$f_{osc} = \frac{I_{SS}}{2N \cdot V_{SW} (C_{in} + C_{gap})} \quad (5)$$

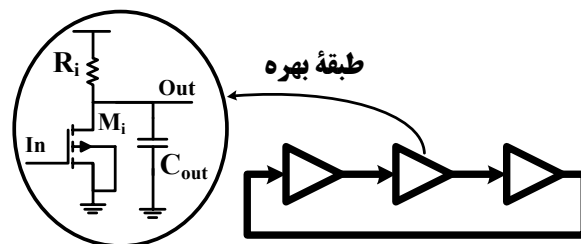
که در آن C_{in} و C_{gap} به ترتیب خازن ورودی سلول تاخیر طبقه بعد و خازن گیت - درین ترانزیستور PMOS است که به عنوان بار فعال در نظر گرفته شده است.

با توجه به توضیحات فوق می توان به سادگی دریافت که خازن گره خروجی هر طبقه و خازن ورودی طبقه بعد در میزان تاخیر هر سلول و به تبع آن، در تعیین فرکانس نوسان، نقش اساسی دارند. بنابراین با توجه به اینکه با کم کردن میزان تاخیر، می توان فرکانس نوسان را افزایش داد، باید روشی را اتخاذ نمود که بتوان با استفاده از آن میزان خازن معادل در گره خروجی هر طبقه را به حداقل رساند. یعنی با توجه به روابط (۱) تا (۵) اگر به نحوی بتوان مقدار خازن بار (C_L) را کم کرد، می توان انتظار داشت که فرکانس نوسان به میزان قابل توجهی افزایش یابد. در حقیقت هر چه مقدار ظرفیت خازن به صفر نزدیکتر گردد، حداکثر فرکانس نوسان اسیلاتور حلقوی نیز بیشتر می شود. همانگونه که پیداست بیشترین مقدار فرکانس نوسان زمانی حاصل می شود، که اسیلاتوری بدون استفاده از خازن های بار مورد استفاده قرار گیرد و اسیلاتور فقط با حضور خازن های داخلی خود ترانزیستورها به نوسان درآید. بنابراین به عنوان مثال

توضیحاتی ارائه می شود. در بخش ۴ نیز ساختار ارائه شده در این مقاله جهت افزایش فرکانس اسیلاتورهای حلقوی و نحوه ی غلبه بر محدودیت های فرکانسی اسیلاتورهای حلقوی ارائه می - گردد. در قسمت ۵ نیز نتایج شبیه سازی نشان داده می شود و پایان بخش این مقاله در بخش ۶ نتیجه گیری خواهد بود.

۲- اسیلاتورهای حلقوی متداول

همانگونه که از شکل ۱ بر می آید، یک اسیلاتور حلقوی شامل تعدادی سلول تاخیر (طبقات بهره) در یک حلقه می باشد. در ساختار اسیلاتورهای حلقوی حداقل به ۳ طبقه از طبقات بهره برای ایجاد نوسان در مدار، نیاز است. باید توجه داشت که برای ایجاد نوسان یک مدار باید دو شرط بهره و فاز حلقه (بهره حلقه بزرگتر از یک و به شرط داشتن فیدبک منفی فاز حلقه باید 180° باشد) به طور همزمان برقرار گردد. بنابراین در صورتی که از طبقات بهره بصورت تک سر استفاده شود، فقط می توان با تعدادی فرد از طبقات بهره این شرایط را محقق ساخت. به سادگی می توان اثبات کرد که در صورت استفاده از طبقات بهره بصورت تفاضلی، می توان حتی با تعداد زوجی از این طبقات تقاضی یک اسیلاتور حلقوی تحقق پیدا کند.



شکل ۱: اسیلاتور حلقوی سه طبقه با اتصال زنجیره ای طبقات بهره

در مراجع مختلف از بیان های متفاوتی برای تعیین فرکانس نوسان این گونه از اسیلاتورها استفاده شده که برای نمونه برخی از این مقالات و روابط ارائه شده در آنها را به صورت اجمالی مورد بررسی قرار می دهیم.

همان گونه که می دانیم در یک اسیلاتور حلقوی با N سلول تاخیر، بعد از گذشت زمان $2 \cdot N \cdot t_d$ ، سیگنال مجدداً به حالت اولیه خود برمی گردد. بنابراین می توان فرکانس نوسان اسیلاتور را به صورت زیر محاسبه کرد:

$$f = \frac{1}{2 \cdot N \cdot t_d} \quad (1)$$

همچنین در مقاله [۶] که نرخ چرخش به صورت، نسبت جریان دنباله به خازن بار تعریف شده است تاخیر را از رابطه زیر

با توجه به رابطه (۴)، در شرایط عادی بیشترین فرکانس نوسان برای یک اسیلاتور حلقوی برابر خواهد بود با:

$$f_{max} = \frac{1}{2N.R_L.(C_d+C_g).Ln2} \quad (۶)$$

که در آن C_d و C_g به ترتیب خازن خروجی هر طبقه (خازن های متصل به پایه درین) و خازن ورودی طبقه بعدی (خازن های متصل به پایه گیت) می باشند. بنابراین با توجه به توضیحات فوق، اگر بتوان مقدار موثر $C_d + C_g$ را به صفر نزدیک کنیم، میتوان انتظار داشت که از نظر تئوری، فرکانس نوسان به سمت بی نهایت میل کند. البته توجه به این نکته الزامی است که محدودیت های فرکانسی خود ترانزیستور از عملکرد مدار در فرکانس بی نهایت (بسیار بالا) جلوگیری می کند ولی با این وجود هنوز هم می توان انتظار داشت که فرکانس چندین برابر گردد.

یک راه مناسب برای کم کردن خازن موثر، موازی کردن خازن های گره خروجی با خازن منفی است. با اضافه نمودن خازن منفی در گره خروجی، می توان رابطه (۶) را به صورت زیر اصلاح نمود:

$$f_{max} = \frac{1}{2N.R_L.((C_d+C_g)-C_{neg}).Ln2} \quad (۷)$$

که در آن C_{neg} ، مقدار خازن منفی قرار گرفته در گره های خروجی است. همانطور که از رابطه (۷) پیداست اگر بتوان C_{neg} را با مقدار $C_d + C_g$ برابر نمود، فرکانس نوسان از لحاظ تئوری تا بی نهایت افزایش خواهد یافت. ولی با توجه به محدودیت های حاکم بر خود ترانزیستورها می توان گفت که فرکانس نوسان تا حد چندین برابر قابل افزایش است. همچنین اگر $C_{neg} < C_d + C_g$ باشد، هنوز هم با توجه به مقدار اختلاف آن ها می توان انتظار داشت که فرکانس نوسان افزایش یابد. اما اگر $C_{neg} > C_d + C_g$ شود فیدبک داخلی مثبتی ایجاد می شود و شرط نوسان اسیلاتور دیگر برقرار نخواهد بود. در قسمت بعدی در مورد خازن منفی و نحوه بکارگیری آن در ساختار اسیلاتور حلقوی با بار مقاومتی صحبت خواهیم نمود.

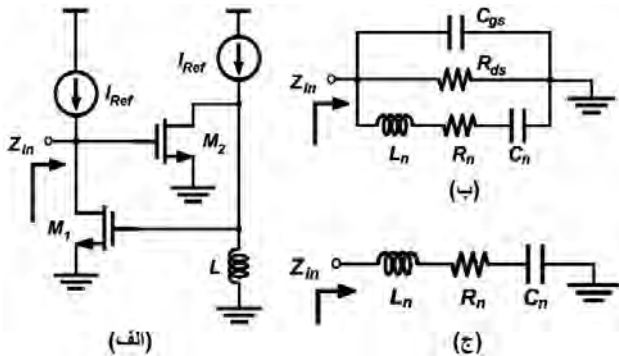
۳- خازن منفی و استفاده از آن در اسیلاتور حلقوی

شکل ۲-الف ساختاری را نشان می دهد که می توان توسط آن خازن منفی موردنظر را تحقق داد [۹]. همانطور که از شکل فوق برمی آید دو ترانزیستور سورس مشترک به گونه ای تشکیل

فیدبک مثبت می دهند که بتوان با استفاده از سلف نشان داده شده در شکل موردنظر، از ورودی این ساختار امپدانس معادل خازن منفی دریافت نمود. با فرض اینکه دو ترانزیستور مشابه هستند، می توان مدار معادل شکل ۲-الف را بصورت شکل ۲-ب در نظر گرفت. در شکل ۲-ب، C_{gs} ، خازن گیت - سورس ترانزیستور M_2 ، g_m هدایت الکتریکی ترانزیستورهای M_1 و M_2 و R_{ds} مقاومت خروجی ترانزیستور M_1 است. اگر فرکانس کاری خیلی کمتر از فرکانس قطع ترانزیستورها (f_T) باشد، تاثیر C_{gs} و R_{ds} بسیار ناچیز خواهد بود و مدار معادل شکل ۲-ب به صورت شکل ۲-ج ساده خواهد شد. لذا برای این مدار RLC امپدانس ورودی (Z_{in}) به صورت زیر خواهد بود:

$$Z_{in} = -\frac{1}{j\omega L g_m^2} - j\omega \frac{C_{gs}}{g_m^2} - \frac{1}{g_m^2 R_{ds}} \quad (۸)$$

که جمله اول عبارت فوق بیانگر یک خازن منفی با مقدار $-Lg_m^2$ می باشد. شکل ۲: سلول ایجاد کننده خازن منفی. (الف) شماتیک مدار ساده شده، (ب)، مدار معادل سیگنال کوچک، (ج)، مدار معادل ساده شده [۹]



مدار معادل سیگنال کوچک، (ج)، مدار معادل ساده شده [۹]

برای مثال، با فرض $g_m^2 = 1 \text{ mA/V}^2$ و $L = 120 \text{ pH}$ می توان به خازن منفی با مقدار -120 fF دست پیدا کرد. مقادیر خازن منفی به ازای مقادیر مختلف L ، در فرکانس های مختلف در شکل ۳ ارائه شده است [۹]. باید توجه داشت که به سادگی می توان اثبات کرد که فرکانس قطع پایین برای داشتن خازن منفی مطابق رابطه زیر بدست می آید:

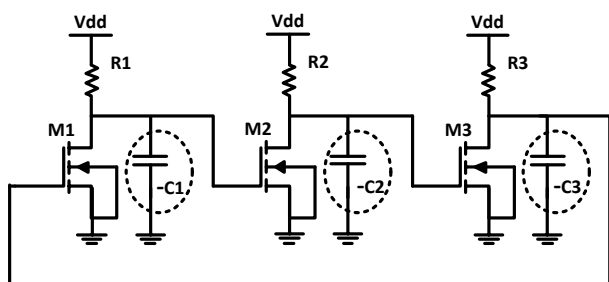
$$\omega_L = \frac{1}{R_{ds}(Lg_m^2 - C_{gs})} \quad (۹)$$

بنابراین با تغییر مقدار L و g_m می توان مقادیر مختلفی از خازن منفی را در بازه های فرکانسی مختلف بدست آورد.

در روابط بالا C ، خازنهای ذاتی ترانزیستور می باشد که به گره خروجی متصل است. با در نظر گرفتن مدار شکل ۱ در شبیه ساز ADS و با استفاده از ترانزیستورهای تکنولوژی TSMC CMOS $0.18\mu\text{m}$ ، همچنین با انتخاب مقاومت $R = 36\text{ K}\Omega$ و $W/L = 1.5\mu\text{m}/2\mu\text{m}$ ، نقطه بایاس (با فرض نداشتن نوسان) جایی قرار می گیرد که بهره حلقه باز برابر -4.4 خواهد شد. لذا شرط نوسان پایدار برقرار بوده و فرکانس نوسان مطابق رابطه (۱۱) و (۱۳) برابر 447 MHz خواهد شد.

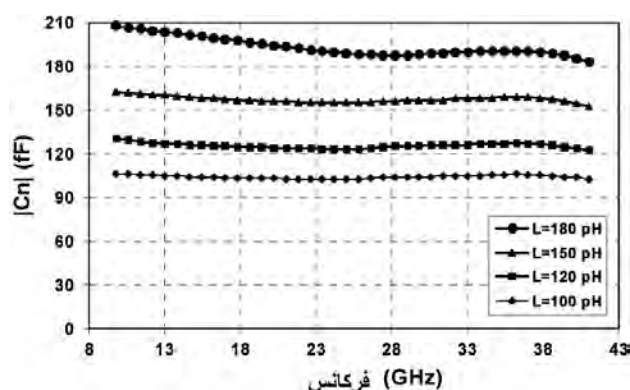
مطابق رابطه ای که در مورد فرکانس نوسان اسپلاتور حلقوی بیان شد، اثرات خازنی ترانزیستورها در گره خروجی، موجب ایجاد قطبی در گره خروجی هر طبقه شده و فرکانس نوسان مدار را مشخص می کند. لذا اگر خازنی با مقدار منفی در این گره قرار گیرد می تواند بخشی از خازنهای ذاتی ترانزیستور را خنثی کرده و موجب افزایش فرکانس اسپلاتور گردد. البته از آنجایی که خازنهای ذاتی ترانزیستور غیر خطی اند و با تغییرات ولتاژ روی پایه های ترانزیستور تغییرات غیر یکنواختی در طول یک سیکل از خود نشان می دهند تا حدودی می توان با خازن منفی این اثر را خنثی کرد و امکان حذف کامل این اثرات خازنی توسط مدار خازن منفی وجود ندارد.

در اسپلاتور حلقوی ۳ طبقه با بار مقاومتی دیده می شود که با قرار دادن خازن منفی ایده آل با ظرفیت -12 fF ، می توان فرکانس نوسان را از مقدار اولیه 447 MHz تا مقدار 1 GHz افزایش داد.



شکل ۴: اسپلاتور حلقوی شبیه سازی شده در ADS همراه مدار خازن منفی

سیگنال نویسانی یکی از خروجی های اسپلاتور بعنوان نمونه در دو حالت مطابق شکل ۵ نشان داده شده است: (۱) حالتی که به گره خروجی خازنی متصل نیست و (۲) حالتی که به گره خروجی خازن منفی ایده آل متصل شده است. اما با استفاده از خازن منفی توضیح داده شد در بخش ۳، در دو حالت: (۱) اتصال خازن منفی ایده آل به گره های خروجی و (۲) اتصال مدار خازن منفی (شکل ۲-الف) به گره های خروجی.



شکل ۳: مقدار خازن منفی بدست آمده بر حسب فرکانس به ازای $g_m^2 = 1\text{ mA/V}^2$ و مقادیر مختلف سلف [۹]

در بخش بعد با استفاده از این مدار، فرکانس نوسان اسپلاتورهای حلقوی با بار مقاومتی را از حد ماکزیمم خود بالاتر خواهیم برد.

۴- نتایج شبیه سازی

برای شبیه سازی و تایید توضیحات بیان شده در مورد خازن منفی و استفاده آن در اسپلاتورهای حلقوی، اسپلاتور حلقوی سه طبقه با بار مقاومتی را در نظر گرفتیم. لذا نقطه بایاس (با فرض نداشتن نوسان) باید طوری انتخاب شود که شرایط Barkhausen در آن نقطه تحقق یافته و به نوسان پایدار دست یابیم. در اسپلاتورهای حلقوی سه طبقه با در نظر گرفتن یک قطب غالب برای هر طبقه سورس مشترک، به رابطه (۱۲) برای تابع تبدیل حلقه باز این اسپلاتور میرسیم:

$$H_1(s) = -\frac{A_0}{(1+\frac{s}{\omega_0})} \quad (10)$$

بطوریکه:

$$A_0 = -g_m R, \quad \omega_0 \cong \frac{1}{RC} \quad (11)$$

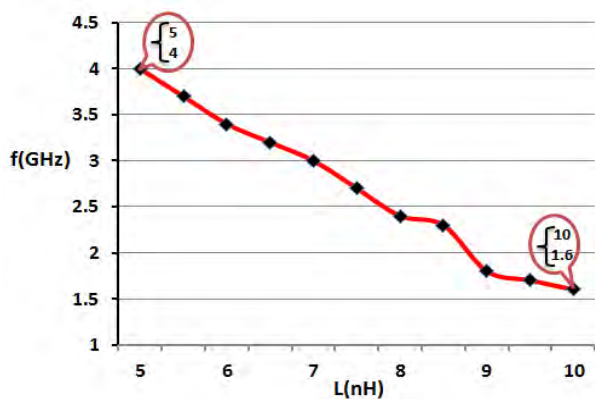
در اینصورت تابع تبدیل حلقه باز برابر خواهد شد با:

$$H_{ol}(s) = -\frac{A_0^3}{(1+\frac{s}{\omega_0})^3} \quad (12)$$

حال اگر شرط دامنه و فاز را روی تابع تبدیل حلقه بسته اعمال کنیم داریم:

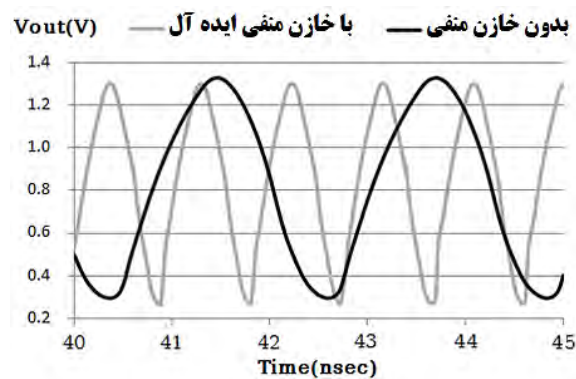
$$\begin{aligned} \angle |H(s)| &= -360 \xrightarrow{\text{yields}} \frac{\omega_{osc}}{\omega_0} = \sqrt{3} \\ |H(s)| &= 1 \xrightarrow{\text{yields}} |A_0| = 2 \end{aligned} \quad (13)$$

با کوپل کردن مدار خازن منفی به اسیلاتور حلقوی، مشاهده می شود که ماکزیمم فرکانس نوسان با مینیمم کردن مقدار سلف بدست می آید (مطابق شکل ۷) و با کاهش مقدار سلف از مقدار مینیمم، مدار نوسان نخواهد کرد. با کاهش سلف اثر مقاومتی که مدار تحقق دهنده خازن منفی از خود نشان می دهد کم شده و بهره مدار از مقداری که باید شرط نوسان را برقرار کند کمتر می گردد و به همین دلیل در مدار خازن منفی مقدار سلف از پایین محدود می شود. اما با افزایش سلف از مقدار مینیمم مشاهده می شود که فرکانس نوسان مدار کاهش و دامنه سیگنال بیشتر می شود. دلیل این روند اینست که با افزایش مقدار سلف از طرفی مطابق رابطه (۸) مقدار خازن منفی بیشتر می شود و از طرف دیگر با افزایش اثر مقاومتی در گره های خروجی، دامنه سیگنال در خروجی ها بیشتر شده، لذا از آنجایی که مدار خازن منفی نیز خازنی غیر خطی ارائه می دهد، با تغییر ولتاژ در طول یک سیکل نوسان مقادیر مختلف پیدا کرده و مقدار متوسطی کمتر از زمانیکه دامنه ولتاژ در گره های خروجی کم است، به خود می گیرد در نتیجه برآیند این دو جهت در مقدار خازن منجر به کاهش خازن منفی و کاهش خازن معادل در گره های خروجی شده و فرکانس کاهش می یابد.



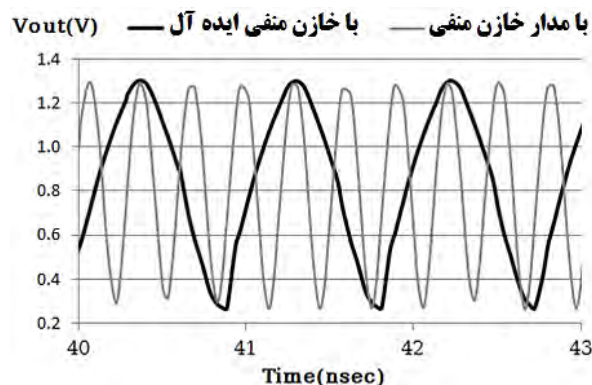
شکل ۷: نمودار تغییرات فرکانس نوسان با افزایش سلف در مدار خازن منفی

اما جهت دیگر طراحی، در استفاده از سلف مینیمم و تقابل آن با مصرف توان اضافی (توان اضافی ناشی از استفاده مدار ایجاد کننده خازن منفی) در اسیلاتور است بطوریکه با افزایش توان مصرفی در سلولهای ایجاد کننده خازن منفی میتوان به ماکزیمم فرکانسها به ازای سلفهای کوچکتر دست یافت. دلیل این امر اینست که با افزایش جریان در مدار خازن منفی ترانسانایی ترانزیستورها افزایش یافته و مطابق با رابطه بیان شده برای خازن منفی، با افزایش ترانسانایی به سلف کوچکتری نیاز است تا مقدار ظرفیت خازن منفی برابر با حالت اولیه (خازن منفی ایجاد شده



شکل ۵: سیگنال نوسانی یکی از خروجی در دو حالت بدون خازن و با خازن منفی ایده آل

مطابق سیگنالهای خروجی نشان داده شده شکل ۶، می توان ملاحظه نمود که با استفاده از ساختار خازن منفی در خروجی- های طبقات بهره، فرکانس نوسان قابل افزایش تا مقدار 4 GHz می باشد که علت این میزان افزایش، علاوه بر خنثی کردن بخشی از خازنهای ترانزیستور، ناشی از کم کردن مقاومت متصل به گره خروجی نیز می باشد. مطابق روابط (۱۱) و (۱۳) که تعیین کننده فرکانس نوسان در این اسیلاتور هستند می بینیم که مقاومت نیز نقشی مشابه خازن در تعیین فرکانس نوسان بازی می کند و بنابراین کاهش مقاومت در گره های خروجی منجر به افزایش فرکانس خواهد شد، بنابراین مزیت این ساختار خازن منفی علاوه بر کم کردن اثر خازنی در خروجی طبقات بهره، کاهش مقاومت معادل این گره ها نیز می باشد. البته بدلیل کم شدن مقاومت خروجی طبقات، دامنه سیگنال خروجی نیز کاهش می یابد که با قرار دادن یک تقویت کننده با بهره محدود این ویژگی نیز بصورت مطلوب قابل جبران است.



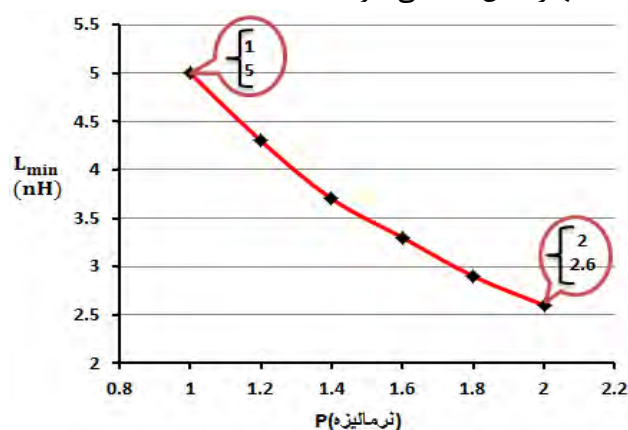
شکل ۶: سیگنال نوسانی یکی از خروجی ها در دو حالت: با خازن منفی ایده آل و با مدار خازن منفی (در این حالت خروجی اسیلاتور بعد از تقویت شدن نشان داده شده است)

multipliers", *IEICE Electron. Express*, Vol. 8, No. 11, pp.859-865, (2011).

- [4] Guansheng Li, E. Afshari, "A Low-Phase-Noise Multi-Phase Oscillator Based on Left-Handed LC-Ring," *Solid-State Circuits, IEEE J. Solid-State Circuits*, vol.45, no.9, pp.1822-1833, Sept. 2010.
- [5] Hai Qi Liu; Wang Ling Goh; Siek, L.; Wei Meng Lim; Yue Ping Zhang; , "A Low-Noise Multi-GHz CMOS Multiloop Ring Oscillator With Coarse and Fine Frequency Tuning," *Very Large Scale Integration (VLSI) Systems, IEEE Transactions on Circuits and Systems*, vol.17, no.4, pp.571-577, April 2009.
- [6] T. Weigandt, "Low-phase-noise, low-timing-jitter design techniques for delay cell based VCOs and frequency synthesizers," Ph.D. dissertation, Univ. California, Berkeley, 1998.
- [7] M. Alioto and G. Palumbo, "Oscillation frequency in CML and ESCLring oscillators," *IEEE Trans. Circuits Syst. I*, vol. 48, pp. 210-214, Feb. 2001.
- [8] X. Guan, H. Hashemi, and A. Hajimiri "A Fully Integrated 24-GHz Eight-Element Phased-Array Receiver in Silicon," *IEEE J. Solid-State Circuits*, vol.39, no.12 pp. 2311 - 2320, Dec. 2004.
- [9] Ghadiri, A.; Moez, K.; , "Gain-Enhanced Distributed Amplifier Using Negative Capacitance," *Circuits and Systems I: Regular Papers, IEEE Transactions on Circuits and Systems* , vol.57, no.11, pp.2834-2843, Nov. 2010.

با هدایت الکتریکی کمتر) بدست آید. لذا زمانی که نیاز به حداقل کردن ابعاد مدار باشد، با مصرف توان بیشتر میتوان با سلفهای کوچکتر به حداکثر فرکانس دست یافت.

نمودار شکل ۸ در حالی بدست می آید که توان مصرفی مدار ایجاد کننده خازن منفی به مقدار توان اولیه آن نرمالیزه شده است با این کار میزان افزایش توان به ازای کاهش مقدار سلف بهتر نشان داده می شود.



شکل ۸: نمودار مقدار سلف مینیمم برحسب توان مصرفی نرمالیزه شده مدار ایجاد کننده خازن منفی (به ازای تمام مقادیر سلف مینیمم، فرکانس ماکزیمم 4 GHz بدست می آید)

۵- نتیجه گیری

در این مقاله راهکاری برای افزایش فرکانس در اسیلاتورهای حلقوی معرفی شد که بر پایه کاهش خازن های ذاتی ترانزیستور و غلبه بر محدودیتهای تکنولوژی ساخت می باشد. بدین صورت که با بکارگیری سلول های ایجاد کننده خازن منفی و اتصال آنها به گره های خروجی طبقات اسیلاتور، به مقادیر خازن کمتر از حداقل مقدار ممکن، که ناشی از خازنهای پیوندی ترانزیستورهاست، دست می یابیم. حتی این افزایش فرکانس بسته به طراحی خازن منفی می تواند بیشتر از حالتی باشد که از خازن منفی ایده آل در خروجی ها استفاده کنیم که طبق توضیحات داده شده این امر ناشی از کاهش مقاومت در گره های خروجی می باشد.

مراجع

- [1] B. Razavi "RF transmitter architectures and circuits", *Proc. IEEE Custom Integrated Circuits Conf.*, pp.197 1999.
- [2] Zuow-Zun Chen; Tai-Cheng Lee, "The Study of a Dual-Mode Ring Oscillator," *Circuits and Systems II: Express Briefs, IEEE Transactions on Circuits and Systems*, vol.58, no.4, pp.210-214, April 2011.
- [3] M. Gholami, Gh. Ardeshtir and H. Ghonoodi, "A novel architecture for low voltage-low power DLL-based frequency